Revisión de sumadores cuánticos

F. Orts[1], G. Ortega[1], E.F. Combarro[2], E.M. Garzón[1]
[1]Departamento de Informática, Universidad de Almería
[2]Departamento de Informática, Universidad de Oviedo

Resumen

Los sumadores reversibles son circuitos fundamentales en computación cuántica. Son parte esencial de los algoritmos implementados para tales sistemas, siendo el célebre algoritmo de factorización de Shor uno de los ejemplos más destacados en los que se necesitan dichos circuitos. Existe una amplia variedad de trabajos en la literatura que abordan el diseño de un sumador para sistemas cuánticos, y hoy en día sigue existiendo un gran interés en la creación de nuevos diseños que mejoren a los ya existentes. Como parte de nuestro trabajo, hemos realizado una amplia revisión y clasificación de más de 40 sumadores cuánticos, clasificándolos según su tipo, y finalmente, comparándolos entre sí utilizando métricas referenciadas y validadas que permitan resaltar las fortalezas y debilidades de cada sumador. Mostramos aquí los más significativos.

Medio sumadores

Los medio sumadores son el caso más sencillo de sumador: solamente suman dos bits.

Adder	Quantum cost	Delay $\triangle$	Ancilla inputs	Garbage outputs	Adder/ subtractor
Kaur et al.	14	14	3	3	Yes
Nielsen et al.	6	6	1	0	
Yamashita et al.	5	5	1	0	
Sarma et al.	5	5	1	0	Yes
Hung et al.	4	4	1	0	

Sumador completo

El sumador completo, obtenido habitualmente mediante la union de dos medio sumadores (aunque existen otras construcciones posibles) suma dos bits, pero también acepta un bit de acarreo de entrada que permite añadir a dicha suma el acarreo producido en una suma anterior.

Adder	Quantum cost	Delay $\triangle$	Ancilla inputs	Garbage outputs	Adder/ subtractor	Fault tolerant
Saligram et al.	18	18	5	6	Yes	
Yamashita et al.	15	15	3	0		
Sarma et al.	15	10	1	0	Yes	
Cuccaro et al.	14	14	0	0		
Hung et al.	12	12	3	0		
Nagamani et al.	12	12	1	0		
Mitra et al.	11	11	2	3		Yes
Kumar et al.	11	11	4	4	Yes	
Wang et al.	10	8	1	0		
Rangaraju et al.	10	10	1	3	Yes	
Singh et al.	8	8	1	1		
Bhagyalakshmi et al.	8	8	1	1		
Thapliyal[b]	8	5	2	0	Yes	
Zhou et al.	8	7	2	2		Yes
Maslov et al.	6	4	1	1		
Thapliyal [a]	6	4	1	0		

Sumadores de acarreo propagado

Conectando *n* sumadores completos en cascada podemos realizar la suma de dos números de *n* bits. No obstante, esta operación puede optimizarse, por lo que los sumadores de acarreo propagado no se limitan a aquellos consistentes en conectar sumadores completos, existiendo multitud de técnicas para su construcción.

Adder	Quantum cost	Delay $\triangle$	Ancilla inputs	Garbage outputs	C_{in}	Fault tolerant
Li et al. (2)	$35N-25$	$16N-3$	0	0		Yes
Takahashi et al.	$26N-29$	$24N-27$	0	0		
Gidney	$18N-2$	$15N-5$	N	0		Yes
Cuccaro et al.	$17N-12$	$10N$	1	0		
Takahashi et al. (2)	$15N-9$	$13N-7$	0	0		
Thapliyal et al.	$15N-6$	$9N+5$	0	0	Yes	
Thapliyal et al. (2)	$13N-8$	$11N-4$	0	0		
Li et al. (1)	$13N-10$	$10N-4$	0	0		
Nagamani et al.	$12N$	$10N$	$4N$	0	Yes	

Sumadores de acarreo anticipado

Están enfocados en realizar la operación en el menor tiempo posible. Para ello, necesitan una gran cantidad de recursos.

Adder	Quantum cost	Delay $\triangle$	Ancilla inputs	Fault-tolerance
Thapliyal et al. [a]	$> 40N$	$O(logN)$	$4N-2W(N)$ $-2log(N)$	Yes
Thapliyal et al. [b]	$> 40N$	$O(logN)$	$2N-W(N)$ $-log(N)+1$	Yes
Thapliyal et al. [c]	$> 40N$	$O(logN)$	$4N-2W(N)$ $-2log(N)$	Yes
Thapliyal et al. [d]	$> 40N$	$O(logN)$	$2N-W(N)$ $-log(N)+1$	Yes
Draper et al.	$28N-15W(N)$ $-15log(N)-6$	$logN+logN/3$ $+7$	$5N/4$	
Thapliyal et al.	$26N-15W(N)$ $-15log(N-4)$	$logN+logN/3$ $+2$	$5N/4$	

IX SIMPOSIO de Investigación EN CIENCIAS EXPERIMENTALES
UNIVERSIDAD DE ALMERÍA
ONLINE
13 de noviembre de 2020